

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number 08118722 A

(43) Date of publication of application: 14.05.96

(51) Int. Cl

**B41J 2/44****B41J 2/45****B41J 2/455**

(21) Application number: 06260180

(71) Applicant ROHM CO LTD

(22) Date of filing: 25.10.94

(72) Inventor: SAWADA HIDEKI

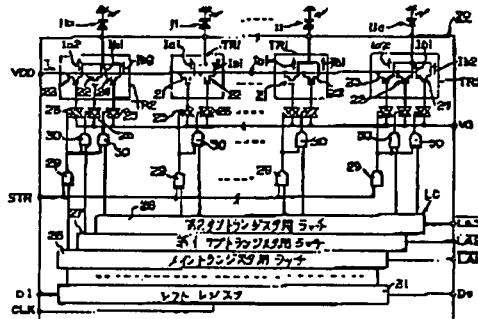
## (54) DRIVING CIRCUIT FOR LED PRINT HEAD

## (57) Abstract:

**PURPOSE:** To provide an LED print head in which a white or black stripe of the print result can be eliminated without remounting a chip even when a gap of the width different from a pitch occurs between adjacent LEDs disposed on a different chip.

**CONSTITUTION:** The current flowing to an LED 11a disposed at the end of a chip is regulated by the larger amplitude as compared with an LED 11 disposed at the intermediate part of the chips by using regulating means 22, 23, 24 connected to the chips.

**COPYRIGHT:** (C)1996,JPO



(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-118722

(43)公開日 平成8年(1996)5月14日

(51)Int.Cl.<sup>o</sup>B 41 J 2/44  
2/45  
2/455

識別記号 執内整理番号

F I

技術表示箇所

B 41 J 3/21

L

審査請求 未請求 請求項の数5 OL (全12頁)

(21)出願番号 特願平6-260180

(22)出願日 平成6年(1994)10月25日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 鍾田 秀喜

京都府京都市右京区西院溝崎町21番地 ロ  
ーム株式会社内

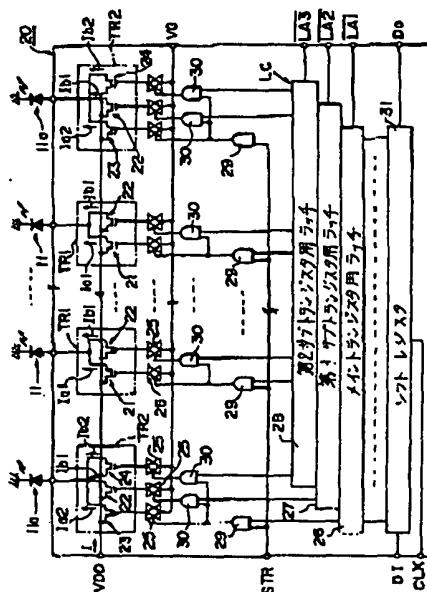
(74)代理人 弁理士 吉田 研二 (外2名)

(54)【発明の名称】 LEDプリントヘッドの駆動回路

## (57)【要約】

【目的】異なるチップ上に配置されていて隣接するLED間にピッチと異なる幅のギャップが生じた場合でも、チップの実装をやり直すことなく印字結果の白すじや黒すじを解消することができるLEDプリントヘッドを提供する。

【構成】チップに接続された調整手段22、23、24を用いて、チップの中間部に位置するLED11に比べて、チップの端部に位置するLED11aに流れる電流を大きな幅で調整する。



(2)

特開平 8-118722

2

とを特徴とするしLEDプリントヘッドの駆動回路。

【請求項5】 一定のピッチで複数のLEDを整列配置したチップを基板上に複数個直線状に配列したLEDプリントヘッドの各LEDに駆動電流を供給するLEDプリントヘッドの駆動回路において、各チップの端部のLEDへ供給する電流を調整する調整手段を設けたことを特徴とするLEDプリントヘッドの駆動回路。

複数のチップに搭載されている各LEDにそれぞれ接続され、各LEDに流す駆動電流をオンオフすると共に、オンの際の駆動電流量を設定するための複数のメイントランジスタおよび第1サブトランジスタを含み、

前記チップの端部に位置するLEDに接続されたメイントランジスタの電流能力を他のLEDに接続されたメイントランジスタよりも小さく設定すると共に、この端部のLEDに追加の駆動電流を供給できる第2のサブトランジスタを接続し、端部のLEDに対する駆動電流量の調整幅を他のLEDより大きくしたことを特徴とするLEDプリントヘッドの駆動回路。

【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、プリンタやファックスに搭載されるしLEDプリントヘッドにおいてLEDを駆動する駆動回路、特に、一定のピッチで複数のLEDを整列配置させたチップを基板上に複数個配列させたLEDプリントヘッドにおける駆動回路に関する。

## 【0002】

【従来の技術】 LEDプリントヘッドでは、一般に、複数のLEDを整列配置させたチップを印字行に沿って複数個配置させ、1列のLED列を形成している。駆動回路は、印字ドットに対応するLEDに選択的に電流を供給してLEDを発光させ、これによって1行ずつのラインプリントが行われる。この種のプリントヘッドでは、LEDごとの濃度むらのない均一な印字品質が望まれる。

【0003】 従来より、印字むらを解消するために、各LEDに流れる電流量や、各LEDへの電流供給時間を調整することが行われている。例えば、各LEDにメイントランジスタおよびサブトランジスタを接続し、印字の際にサブトランジスタをオンさせるか否かを制御する。サブトランジスタを通過する電流量がメイントランジスタを通過する基準電流量に付加されるか否かで、電流量が調整でき、LEDの発光量が調整される。また、予め設定された電流量を流すメイントランジスタを各LEDに接続し、このメイントランジスタのオン時間を付加パルスのオンオフによって、オン時間を変更して、LEDの発光量が調整される。

【0004】 このように、各LEDにおける電流量や電流供給時間の調整によって、各LEDの発光量を調整することによって、プリントヘッド全体のLEDの光量の均一化が図られ、濃度むらが解消される。

## 【0005】

【発明が解決しようとする課題】 ここで、通常の場合、1つの印字行を形成するために、複数のチップを基板上に直線状に並べている。このような場合、チップ間の隙間が適当でないため、異なるチップの端部のLED同士

1

## 【特許請求の範囲】

【請求項1】 一定のピッチで複数のLEDを整列配置したチップを基板上に複数個直線状に配列したLEDプリントヘッドの各LEDに駆動電流を供給するLEDプリントヘッドの駆動回路において、

各チップの端部のLEDへ供給する電流を調整する調整手段を設けたことを特徴とするLEDプリントヘッドの駆動回路。

【請求項2】 一定のピッチで複数のLEDを整列配置させたチップを基板上に複数個直線状に配列したプリントヘッドの各LEDへ駆動電流を供給するLEDプリントヘッドの駆動回路において、

複数のチップに搭載されている各LEDにそれぞれ接続され、各LEDに流す駆動電流をオンオフすると共に、オンの際の駆動電流量を設定するための複数のメイントランジスタおよび第1サブトランジスタを含み、

前記チップの端部に位置するLEDに接続されたメイントランジスタの電流能力を他のLEDに接続されたメイントランジスタよりも小さく設定すると共に、この端部のLEDに追加の駆動電流を供給できる第2のサブトランジスタを接続し、端部のLEDに対する駆動電流量の調整幅を他のLEDより大きくしたことを特徴とするLEDプリントヘッドの駆動回路。

【請求項3】 一定のピッチで複数のLEDを整列配置させたチップを基板上に複数個直線状に配列したプリントヘッドの各LEDへ駆動電流を供給するLEDプリントヘッドの駆動回路において、

複数のチップに搭載されている各LEDにそれぞれ接続され、各LEDに流す駆動電流をオンオフすると共に、オンの際の駆動電流量を設定するための複数のメイントランジスタを含み、

前記チップの端部に位置するLEDに接続されたメイントランジスタの電流能力を他のLEDに接続されたメイントランジスタよりも小さく設定すると共に、この端部のLEDに追加の駆動電流を供給できる第1サブトランジスタを接続し、端部のLEDに対する駆動電流量の調整幅を他のLEDより大きくしたことを特徴とするLEDプリントヘッドの駆動回路。

【請求項4】 一定のピッチで複数のLEDを整列配置させたチップを基板上に複数個直線状に配列したプリントヘッドの各LEDへ駆動電流を供給するLEDプリントヘッドの駆動回路において、

複数のチップに搭載されている各LEDにそれぞれ接続され、各LEDに流す駆動電流をオンオフすると共に、オンの際の駆動電流量を設定するための複数のメイントランジスタおよび第1サブトランジスタを含み、

前記チップの端部に位置するLEDに接続されたメイントランジスタおよび第1サブトランジスタをオンする際のオン時間を補正する補正回路を設け、端部のLEDに対する発光時間の調整幅を他のLEDより大きくしたこ

10

20

30

40

50

(3)

特開平 8-118722

3

の距離（以下、これをギャップという）がチップ上における各LEDの間隔（以下、これをピッチという）と異なる場合がある。これは、チップを基板上に実装する際に、チップ間のギャップを正確に制御することは難しいからである。そして、ギャップを介して接するLEDが離れすぎると、LEDのドラム照射域に隙間が生まれて印字結果に白すじが生じ、反対に隣接するLEDが近すぎると、LEDのドラム照射域の重なりが生まれて印字結果に黒すじが生じる。

【0006】すなわち、従来では、図1に示すように、チップ10a、10b上におけるLED11間のピッチPが均一化されていても、基板12上にチップ10a、10bを搭載する際にチップ10a、10bの距離に誤差が生じ、異なるチップ10a、10b上に配置されていて隣接するLED11a、11b間にピッチPと異なる幅のギャップGが生じてしまう。このギャップGは、大きさによって、上記白すじや黒すじが発生する。このため、従来は、ギャップGに誤差が生じた場合にはチップ10a、10bの基板12上への実装をやり直さなければならないという問題点があった。

【0007】本発明は、上記実情に鑑みてなされたもので、異なるチップ上に配置されていて隣接するLED間の距離に誤差が生じた場合でも、チップの実装をやり直すことなく印字結果の白すじや黒すじを解消することができるLEDプリントヘッドを提供することを目的とする。

【0008】

【課題を解決するための手段】第1発明は、一定のピッチで複数のLEDを整列配置したチップを基板上に複数個直線状に配列したLEDプリントヘッドの各LEDに駆動電流を供給するLEDプリントヘッドの駆動回路において、各チップの端部のLEDへ供給する電流を調整する調整手段を設けたことを特徴とする。

【0009】第2発明は、一定のピッチで複数のLEDを整列配置させたチップを基板上に複数個直線状に配列したプリントヘッドの各LEDへ駆動電流を供給するLEDプリントヘッドの駆動回路において、複数のチップに搭載されている各LEDにそれぞれ接続され、各LEDに流す駆動電流をオンオフすると共に、オンの際の駆動電流量を設定するための複数のメイントランジスタおよび第1サブトランジスタを含み、前記チップの端部に位置するLEDに接続されたメイントランジスタの電流能力を他のLEDに接続されたメイントランジスタよりも小さく設定すると共に、この端部のLEDに追加の駆動電流を供給できる第1サブトランジスタを接続し、端部のLEDに対する駆動電流量の調整幅を他のLEDより大きくしたことを特徴とする。

【0010】第3発明は、一定のピッチで複数のLEDを整列配置させたチップを基板上に複数個直線状に配列したプリントヘッドの各LEDへ駆動電流を供給するLED

10 15 20 25 30 35 40 45 50 55 60 65 70 75 80 85 90 95 100

EDプリントヘッドの駆動回路において、複数のチップに搭載されている各LEDにそれぞれ接続され、各LEDに流す駆動電流をオンオフすると共に、オンの際の駆動電流量を設定するための複数のメイントランジスタを含み、前記チップの端部に位置するLEDに接続されたメイントランジスタの電流能力を他のLEDに接続されたメイントランジスタよりも小さく設定すると共に、この端部のLEDに追加の駆動電流を供給できる第1サブトランジスタを接続し、端部のLEDに対する駆動電流量の調整幅を他のLEDより大きくしたことを特徴とする。

【0011】第4発明は、一定のピッチで複数のLEDを整列配置させたチップを基板上に複数個直線状に配列したプリントヘッドの各LEDへ駆動電流を供給するLEDプリントヘッドの駆動回路において、複数のチップに搭載されている各LEDにそれぞれ接続され、各LEDに流す駆動電流をオンオフすると共に、オンの際の駆動電流量を設定するための複数のメイントランジスタおよび第1サブトランジスタを含み、前記チップの端部に位置するLEDに接続されたメイントランジスタおよび第1サブトランジスタをオンする際のオン時間を補正する補正回路を設け、端部のLEDに対する発光時間の調整幅を他のLEDより大きくしたことを特徴とする。

【0012】第5発明は、一定のピッチで複数のLEDを整列配置させたチップを基板上に複数個直線状に配列したプリントヘッドにおいて、各LEDへ駆動電流を供給するLEDプリントヘッドの駆動回路において、複数のチップに搭載されている各LEDにそれぞれ接続され、各LEDに流す駆動電流をオンオフするための複数のメイントランジスタを含み、前記チップの端部に位置するLEDに接続されたメイントランジスタをオンする際のオン時間を補正する補正回路を設け、端部のLEDに対する発光時間の調整幅を他のLEDより大きくしたことを特徴とする。

【0013】

【作用】第1発明の構成によれば、調整手段により、チップの端部に設けられたLEDの駆動電流を調整する。これによってチップ端部のLEDにおける発光量を特別に増加あるいは減少させることができる。そこで、異なるチップ上に配置されながら隣接する端部のLED間の距離が大きく、LEDのドラム照射域に隙間が生じる場合には、調整手段によって当該LEDの光量を増加させ、印字結果に生じる白すじを解消することができる。反対に、異なるチップ上に配置されながら隣接する端部のLED間の距離が小さく、LEDのドラム照射域の重なりが大きすぎる場合には、調整手段によってLEDの光量を減少させ、印字結果に生じる黒すじを解消することができる。

【0014】また、第2発明の構成によれば、チップの中間部に位置するLEDでは、第1サブトランジスタの

(1)

特開平 8-118722

5

オンオフによってシリコンに流れる電流量が2段階で調整され、これによってLEDの発光量が補正される。一方、チップの端部に位置するLEDでは、メイントランジスタの電流量が他のメイントランジスタより小さい。そこで、チップの端部のLEDに接続されたメイントランジスタに電流を流すと、他の中間部のLEDの発光量よりも小さな光量で端部のLEDが発光する。これによって、チップ間の間隙が小さく端部のLEDのドーム照射域の重なりが大きすぎる場合に、これらLEDの光量を他のLEDの光量よりも大きく減少させて印字結果に生じる黒すじを解消することができる。一方、チップの端部のLEDには、第2サブトランジスタが接続されている。そこで、メイントランジスタ、第1および第2サブトランジスタに電流を流すと、メイントランジスタおよび第1サブトランジスタの組合せによる通過電流量によって中間部のLEDが発光する際の光量よりも大きな光量でLEDが発光する。これによって、チップ間の間隙が大きくLEDのドーム照射域に隙間が生じる場合に、端部のLEDの光量を他のLEDの光量よりも大きく増加させて印字結果に生じる白すじを解消することができる。

【0015】さらに、第3発明の構成によれば、チップの端部に位置するLEDでは、ここに接続されているメイントランジスタの電流量が他のメイントランジスタより小さく、一方ここにはサブトランジスタが接続されている。この構成によっても、端部のLEDの発光量の調整量をより大きくでき、黒すじ、白すじの発生を防止できる。

【0016】また、第4発明の構成によれば、チップの中間部のLEDでは、メイントランジスタおよび第1サブトランジスタとの組合せによってLEDに流れ込む電流量が2段階で調整され、これによってLEDの光量が補正される。一方、端部のLEDに接続されたメイントランジスタのオン時間は、中間部のシリコンに接続されたメイントランジスタより長くできる。これによって、端部のLEDの光量をより大きくできる。このように、端部のメイントランジスタのオン時間を調整して、端部のLEDの発光量を大きく調整して、白すじ、黒すじの発生を防止することができる。

【0017】さらに、第5発明の構成によれば、端部のLEDに接続されたメイントランジスタのオン時間は、中間部のLEDに接続されたメイントランジスタより長くできる。これによって、端部のLEDの光量をより大きくできる。このように、端部のメイントランジスタのオン時間を調整して、端部のLEDの発光量を大きく調整して、白すじ、黒すじの発生を防止することができる。

【0018】

【実施例】以下、図面を参照しつつ本発明の好適な実施例を説明する。本発明に係るLEDプリントヘッドの駆

10

6

動回路は図1のLEDプリントヘッドと同様の構成を有するプリントヘッドに適用される。

【0019】図1において、このLEDプリントヘッドは、一定のピッチPで複数のLED11を整列配設させたチップ10a、10bを複数個備える。チップ10a、10bは印字行に沿って基板12上に配列される。異なるチップ10a、10b上に配設されながら隣接するLED11a、11b間にはチップ10a、10bの配列に基づいてギャップGが生じている。このギャップGの幅はピッチPと等しいことが望ましいが、チップ10a、10bの基板12への実装誤差に基づいて異なる場合がある。

【0020】図2は、本発明の第1実施例に係る駆動回路を備えたLEDプリントヘッドの回路構成を示す。この駆動回路20は、ギャップGに隣接しないLED11に流れ込む電流量を設定する第1トランジスタ群TR1と、ギャップGに隣接するLED11aに流れ込む電流量を設定する第2トランジスタ群TR2とを備える。第1および第2トランジスタ群TR1、TR2は、データ用ラッチ群LCから供給されるデータ信号に基づいてオンオフ制御される。

【0021】第1トランジスタ群TR1は、LED11に第1基本電流Ia1を供給する第1メイントランジスタ21と、第1基本電流Ia1に付加される第1補助電流Ib1を供給する第1サブトランジスタ22とを備える。この第1トランジスタ群TR1は、第1補助電流Ib1の有無によって、前記ギャップGに隣接しないLED11に流れ込む電流を2段階で調整する。

【0022】第2トランジスタ群TR2は、第1基本電流Ia1よりも電流値の小さい第2基本電流Ia2をLED11aに供給する第2メイントランジスタ23と、第2基本電流Ia2に付加される第1、第2補助電流Ib1、Ib2を供給する第1、第2サブトランジスタ22、24とを備える。この第2トランジスタ群TR2は、第1、第2補助電流Ib1、Ib2の有無によって、前記ギャップGに隣接するLED11aに流れ込む電流を段階的に調整する調整手段として働く。第1および第2トランジスタ群TR1、TR2の各トランジスタ21～24は、そのソース、ドレインが電源VD1およびLED11、11aに接続され、ゲートに印加される電圧に応じて電源VDDからの電流IをLED11、11aに供給する。

【0023】各トランジスタ21～24のゲートには、スイッチ素子25が接続されている。このスイッチ素子25は、ゲート電源VGと各トランジスタ21～24のゲートとの間に介在し、トランジスタ21～24のゲートに印加される電圧をスイッチング制御する。

【0024】データ用ラッチ群LCは、メイントランジスタ用ラッチ26、第1サブトランジスタ用ラッチ27および第2サブトランジスタ用ラッチ28を備える。メ

50

(5)

7

イントランジスタ用ラッチ26は、LED11、11aを発光させる際に、第1および第2メイントランジスタ21、23にオン信号を供給し、LED11、11aを発光させない時には、第1および第2メイントランジスタ21、23にオフ信号を供給する。第1サブトランジスタ用ラッチ27は、第1サブトランジスタ22を用いてLED11、11aの光量を増やす際に第1サブトランジスタ22にオン信号を供給する。第2サブトランジスタ用ラッチ28は、第2サブトランジスタ24を用いてLED11aの光量を増やす際に第2サブトランジスタ24にオン信号を供給する（当該印字ドットがオフの時には、オフ信号のまま）。

【0025】メイントランジスタ用ラッチ26が供給するオン信号とストローブ信号STRとが同時にメイン用ANDゲート29に入力されると、ストローブ信号STRがハイの期間だけANDゲート29からハイ信号が出力され、スイッチ素子25が開いてゲート電源VGからの電圧が第1および第2メイントランジスタ21、23のゲートに印加される。また、第1および第2サブトランジスタ用ラッチ27、28が供給するオン信号とメイン用ANDゲート29からのハイ信号とが同時にサブ用ANDゲート30に入力されると、ANDゲート30からハイ信号が outputされ、スイッチ素子25が開いてゲート電源VGからの電圧が第1および第2サブトランジスタ22、24のゲートに印加される。

【0026】データ信号は、クロック信号CLKによってシフトレジスタ31に一旦入力された後、ラッチ信号LA1、LA2、LA3により、ラッチ26～28に取り込まれる。すなわち、印字させたいドットに対応するLED11、11aを発光させるための印字データは、ラッチ信号LA1により、メイントランジスタ用ラッチ26に取り込まれ、計測値に基づいてLED11、11aの光量を補正するための補正データは、ラッチ信号LA2によって第1サブトランジスタ用ラッチ27に取り込まれ、印字結果の黒すじや白すじを解消するためにチップ両端のLED11aの光量を補正するための補正データは、ラッチ信号LA3の入力に応じて第2サブトランジスタ用ラッチ28に取り込まれる。

【0027】この第1実施例では、第1メイントランジスタ21に対する第1サブトランジスタ22の電流能力の比、すなわち、第1基本電流Ia1と第1補助電流Ib1の電流量の比は1.0:0.1（第1基本電流Ia1の電流量を1.0とした場合）に設定される。従って、ギャップGに隣接しないLED11の光量は、相対的に比率1.0または1.1で調整可能である。同様に、第1メイントランジスタ21と第2メイントランジスタ23の電流能力の比は1.0:0.9に設定される。従って、ギャップGに隣接するLED11aに接続された第2メイントランジスタ23および第1サブトランジスタ22では、第1基本電流Ia1を1.0とし

特開平 8-118722

8

て、0.9または1.0に調整することができる。本実施例では、第2サブトランジスタを有しており、第1メイントランジスタ21と第2サブトランジスタ24の電流能力の比は1.0:0.2に設定される。従って、第2メイントランジスタ23および第2サブトランジスタ22をオンすることによって、ギャップGに隣接するLED11aに供給される電流量は、第1メイントランジスタの電流量に対し、0.9または1.1に調整可能である。

10 【0028】従って、第2メイントランジスタと、第1、第2サブトランジスタの組み合わせにより、ギャップGに隣接する端部のLEDに対する駆動電流は、0.9、1.0、1.1、1.2、1.3の5段階の調整が可能になる。このように、ギャップGに隣接するLED11aの光量は、增量および減量の両方向に幅広く調整されることとなる。

【0029】次に、この第1実施例に係る駆動回路の動作を説明する。プリントヘッドの本体から供給されるシリアルのバイナリデータ信号は、上述の様に、クロック

20 信号CLKによりシフトレジスタ31に入力される。そして、シフトレジスタ31が必要なデータ信号を受け入れた時点で、メイントランジスタ用ラッチ26、第1サブトランジスタ用ラッチ27および第2サブトランジスタ用ラッチ28にラッチ信号LA1、LA2、LA3が送られ、各ラッチ26、27、28がデータ信号を取り込む。

【0030】各ラッチ26、27、28は、取り込んだデータ信号に基づいてオンオフ信号を出力する。メイントランジスタ用ラッチ26からオン信号が供給されたメイン用ANDゲート29は、ストローブ信号STRのバ尔斯幅に応じた時間でハイ信号を出力する。このハイ信号は、第1および第2サブトランジスタ用ラッチ27、28からサブ用ANDゲート30に供給されるオン信号もハイであった場合に、スイッチ素子25をオンする。これによってゲート電源VGからの電圧が第1および第2トランジスタ群TR1、TR2に供給される。供給された電圧は各トランジスタ21～24のゲートに印加され、トランジスタ21～24は、印加された電圧に応じて電源VDDからの電流を各LED11、11aに供給する。これによって、印字したいドットに対応したLED11、11aが発光し、対向するドラム（以示せず）を照射する。

【0031】ここで、チップ10a全体においてLED11、11aの光量を目標値に合わせ込むことを考える。この目標値は、第1メイントランジスタ21を通過する第1基本電流Ia1によって発光するLED11の光量に設定される。従って、第1基本電流Ia1よりも小さい第2基本電流Ia2によって発光されるLED11aでは、予め第1サブトランジスタ22を通過する第1補助電流Ib1を第2基本電流Ia2に加えた電流が

40 50

(6)

特開平 8-118722

9

LED 11 a に供給される。この時点でチップ 10 a 全体の LED 11、11 a の光量が均一化されていれば、光量を補正する必要がなくなる。

【0032】ギャップ G に隣接しない LED 11において光量が目標値に満たない場合、第 1 サブトランジスタ 22 を通過する第 1 補助電流 I b 1 を第 1 基本電流 I a 1 に付加して LED 11 a の光量を増加させる。また、ギャップ G に隣接する LED 11 a において光量が目標値に満たない場合、前記の第 1 補助電流 I b 1 に代えて、第 2 サブトランジスタ 24 を通過する第 2 補助電流 I b 2 を第 2 基本電流 I a 2 に加えて LED 11 a の光量を増加させる。これらの光量補正を通じて、チップ 10 a 全体の LED 光量が均一化される。

【0033】光量調整の結果得られたチップ 10 a は基板 12 上に実装される。このとき、同- チップ 10 a 内では LED 11、11 a 間のピッチ P が一定である。ところが、異なるチップ 10 a、10 b 上に配置されながら隣接する LED 11 a、11 b 間では、ピッチ P の幅よりも大きなギャップ G が生じる可能性がある。この大きなギャップ G は LED 11 a、11 b のドーム照射域に隙間を形成し、印字結果に白すじを生じさせる原因となる。この第 1 実施例によれば、ギャップ G に隣接する LED 11 a において、第 2 基本電流 I a 2 および第 1 補助電流 I b 1 が供給されている場合には、第 1 サブトランジスタ 22 に代えて第 2 サブトランジスタ 24 にゲート電圧 VG を印加すれば、ギャップ G に隣接する LED 11 a の光量が増加して前記白すじが解消される。また、光量調整によって、ギャップ G に隣接する LED 11 a の光量が予め増量補正され、第 2 基本電流 I a 2 および第 2 補助電流 I b 2 が供給されている場合には、さらに第 1 サブトランジスタ 24 にゲート電圧 VG を印加すれば、ギャップ G に隣接する LED 11 a の光量が増加して前記白すじが解消される。

【0034】一方で、基板 12 への実装に際して、異なるチップ上に配置されながら隣接する LED 10 a、10 b 間に、ピッチ P の幅よりも小さなギャップ G が生じる場合もある。この小さなギャップ G は LED 11 a、11 b のドーム照射域が重なり合いすぎて、印字結果に黒すじを生じる原因となる。この第 1 実施例によれば、ギャップ G に隣接する LED 11 a において、第 2 基本電流 I a 2 および第 1 補助電流 I b 1 が供給されている場合には、第 1 サブトランジスタ 22 へのゲート電圧 VG の印加を停止すれば、ギャップ G に隣接する LED 11 a の光量が減少して前記黒すじが解消される。また、光量調整によって、ギャップ G に隣接する LED 11 a の光量が予め増量補正され、第 2 基本電流 I a 2 および第 2 補助電流 I b 2 が供給されている場合には、第 2 サブトランジスタ 24 に代えて第 1 サブトランジスタ 22 にゲート電圧 VG を印加すれば、ギャップ G に隣接する LED 11 a の光量が減少して前記黒すじが解消され

10

る。

【0035】図 3 は、本発明の第 2 実施例に係る駆動回路を備えた LED プリントヘッドの回路構成を示す。この駆動回路 40 は、ギャップ G に隣接しない LED 11 a に流れ込む電流量を設定する第 1 メイントランジスタ TR 1 と、ギャップ G に隣接する LED に流れ込む電流量を設定するトランジスタ群 TR 2 とを備える。第 1 メイントランジスタ TR 1 およびトランジスタ群 TR 2 は、制御回路 41 から供給されるデータ信号に基づいてオンオフ制御される。

【0036】第 1 メイントランジスタ TR 1 は、予め設定された第 1 基本電流 I a 1 を LED 11 に流し込む。第 1 メイントランジスタ TR 1 は、電源 VDD および LED 11 間に介在し、ゲートに印加される電圧に応じて電源 VDD からの電流を LED 11 に供給する。

【0037】トランジスタ群 TR 2 は、第 1 基本電流 I a 1 よりも電流値の小さい第 2 基本電流 I a 2 を LED 11 a に供給する第 2 メイントランジスタ 42 と、第 2 基本電流 I a 2 に付加される第 1、第 2 補助電流 I b 1、I b 2 を供給する第 1、第 2 サブトランジスタ 4 3、4 4 を備える。このトランジスタ群 TR 2 は、第 1、第 2 補助電流 I b 1、I b 2 の有無によって、前記ギャップ G に隣接する LED 11 a に流す電流を段階的に調整する調整手段として働く。トランジスタ群 TR 2 の各トランジスタ 4 2、4 3、4 4 は、電源 VDD および LED 11 a 間に介在し、ゲートに印加される電圧に応じて電源 VDD からの電流を LED 11 a に供給する。

【0038】各トランジスタ 4 2、4 3、4 4 にはスイッチ素子 4 5 が接続される。このスイッチ素子 4 5 は、ゲート電源 VG と各トランジスタ TR 1、4 2、4 3、4 4 のゲートとの間に介在し、トランジスタ TR 1、4 2、4 3、4 4 のゲートに印加される電圧をスイッチング制御する。

【0039】制御回路 41 は、第 1 および第 2 メイントランジスタ TR 1、4 2 のオン時間を設定するデータ信号を出力する。この制御回路 41 は、LED 11、11 a を発光させる時に第 1、第 2 メイントランジスタ TR 1、4 2 にオン信号を供給し、LED 11、11 a を発光させない時に第 1、第 2 メイントランジスタ TR 1、4 2 にオフ信号を供給する印字データ用ラッチ 4 6 と、LED 11、11 a の光量を増量補正するために、発光させる LED 11、11 a に接続された第 1、第 2 メイントランジスタ TR 1、4 2 にオン信号を供給する時間補正データ用ラッチ 4 7 を備える。ラッチ 4 6、4 7 に共通して接続された印字データ／補正データ切換回路 4 8 は、ストローブ信号 STR のパルスに従って、印字データ用ラッチ 4 6 から出力される印字データと、時間補正データ用ラッチ 4 7 から出力される時間補正データとを交互にスイッチ素子 4 5 に供給する。各データのオ

ン信号によってスイッチ素子4 5が開き、ゲート電源VGからの電圧がトランジスタTR1、4 2のゲートに印加される。ストローブ信号STRのパルス幅は、例えば、印字データ：補正データ=1. 0:0. 1に設定され、時間補正データの有無に従って、LED11、11aの発光時間が変更され、LED11、11aの光量は相対的に比率1. 0または1. 1で調整可能となる（図4参照）。

【0040】制御回路4 1には、第1、第2サブトランジスタ4 3、4 4を用いてLED11aの光量を増やす際に第1、第2サブトランジスタ4 3、4 4にオン信号を供給するサブトランジスタ切換用ラッチ4 9が設けられる。サブトランジスタ切換用ラッチ4 9からの切換データは、ANDゲート5 0を通じて、印字データまたは時間補正データとともにスイッチ素子4 5に供給される。切換データのオン信号によって、チップ両端のLED11aの光量が増量補正され、印字結果の黒すじや白すじを解消することが可能となる。

【0041】この第2実施例では、第1実施例と同様に、第1メイントランジスタTR1と第2メイントランジスタ4 2の電流能力の比は、1. 0:0. 9（第1基本電流の電流量を1. 0とした場合）に設定される。また、第1メイントランジスタTR1と第1サブトランジスタ4 3の電流能力の比は、1. 0:0. 1に設定される。さらに、第1メイントランジスタTR1と第2サブトランジスタ4 4の電流能力の比は、1. 0:0. 2に設定される。従って、第2メイントランジスタ4 2および第1、第2サブトランジスタ4 3、4 4により、LED11aの光量は、0. 9、1. 0、1. 1、1. 2、1. 3の範囲で段階的に調整可能となる。

【0042】次に第2実施例に係る駆動回路の作動を説明する。上述の第1実施例と同様に、データ信号は、クロック信号CLKにより、シフトレジスタ5 1に入力され、各データ信号が入力された時点で、印字データ用ラッチ4 6、時間補正データ用ラッチ4 7およびサブトランジスタ切換用ラッチ4 9にラッチ信号LA1、LA2、LA3が送られ、各ラッチ4 6、4 7、4 9がデータ信号をそれぞれ取り込む。印字データ用ラッチ4 6および時間補正データ用ラッチ4 7は、取り込んだデータを印字データ／補正データ切換回路4 8に供給する。

【0043】印字データ／補正データ切換回路4 8には、1ドット毎のパルス対（図4参照）によって構成されるストローブ信号STRが入力される。切換回路4 8は、印字データ用パルスの幅に応じた時間で印字用データを出力し、時間補正データ用パルスの幅に応じた時間で時間補正用データを出力する。印字データまたは時間補正データに含まれるハイ信号は、サブトランジスタ切換用ラッチ4 9からANDゲート5 0に供給されるデータ信号がハイの時に、スイッチ素子4 5を開放する。これによってゲート電源VGからの電圧が第1メイントラ

ンジスタTR1およびトランジスタ群TR2に供給される。供給された電圧は各トランジスタTR1、4 2～4 4のゲートに印加され、トランジスタTR1、4 2～4 4は、印加された電圧に応じて電源VDDからの電流を各LED11、11aに供給する。印字したいドットに対応したLED11、11aが発光し、対向するドラム（図示せず）を照射する。

【0044】そして、第2実施例においては、チップ10aにおけるLED11、11aの光量調整には、補正データ用パルスを付加するか、付加しないかを用い、ギャップに隣接する端部のLED11aの光量調整には、サブトランジスタ切換用ラッチ4 9に記憶されるデータに応じたサブトランジスタ4 3、4 4のオンオフによって、対処する。これによって、第1実施例と同様に、黒すじ、白すじの発生を防止することができる。

【0045】また、この第2実施例では、時間補正データパルスのパルス幅を印字データ用パルスのパルス幅に對し、0. 1に設定し、第1メイントランジスタTR1の電流能力を1とした場合の第2メイントランジスタ4 2、第1および第2サブトランジスタ4 3、4 4の電流能力を0. 9、0. 05、0. 15に設定することによって、時間補正と、サブトランジスタを利用する電量補正の組合せによって、ギャップGに隣接するLED11aの光量をより細かい刻み（この場合、比率で0. 05刻み）で調整することが可能となる。

【0046】図5は、本発明の第3実施例に係る駆動回路を備えたLEDプリントヘッドの回路構成を示す。この駆動回路6 0は、ギャップGに隣接しないLED11に流れ込む電流量を設定する第1トランジスタ群TR1と、ギャップGに隣接するLED11aに流れ込む電流量を設定する第2トランジスタ群TR2とを備える。第1および第2トランジスタ群TR1、TR2は、制御回路CCから供給されるデータ信号に基づいてオンオフ制御される。

【0047】第1トランジスタ群TR1は、LED11に第1基本電流Ia1を供給する第1メイントランジスタ6 1と、第1基本電流Ia1に付加される第1補助電流Ib1を供給する第1サブトランジスタ6 2とを備える。この第1トランジスタ群TR1は、第1補助電流Ib1の有無によって、前記ギャップGに隣接しないLED11に流れ込む電流を2段階で調整する。

【0048】第2トランジスタ群TR2は、第1基本電流Ia1よりも電流値の小さい第2基本電流Ia2をLED11aに供給する第2メイントランジスタ6 3と、第2基本電流Ia2に付加される第1補助電流Ib1を供給する第1サブトランジスタ6 2とを備える。この第2トランジスタ群TR2は、第1補助電流Ib1の有無によって、前記ギャップGに隣接するLED11aに流れ込む電流を2段階で調整する。第1および第2トランジスタ群TR1、TR2の各トランジスタ6 1～6 3

は、電源VDDおよびLED11、11a間に介在し、ゲートに印加される電圧に応じて電源VDDからの電流IをLED11、11aに供給する。

【0049】各トランジスタ61～63にはスイッチ素子64が接続される。このスイッチ素子64は、ゲート電源VGと各トランジスタ61～63のゲートとの間に介在し、トランジスタ61～63のゲートに印加される電圧をスイッチング制御する。

【0050】制御回路CCは、ギャップGに隣接しないLED11に関するスイッチ素子64のスイッチ制御を司るデータ信号を出力する印字データ切換回路65と、ギャップGに隣接するLED11aに接続されたスイッチ素子64のスイッチングを制御するデータ信号を出力する印字データ／補正データ切換回路66とを備える。印字データ切換回路65および印字データ／補正データ切換回路66は、供給されたデータをストローブ信号STRのパルス(図6参照)に応じて選択的に出力する。

【0051】両切換回路65、66に供給されるデータは、制御回路CCのメイントランジスタ用ラッチ67、サブトランジスタ用ラッチ68およびギャップ補正データ用ラッチ69から供給される。メイントランジスタ用ラッチ67は、LED11、11aを発光させる際に第1および第2メイントランジスタ61、63にオン信号を供給し、LED11、11aを発光させない時には、第1および第2メイントランジスタ61、63にオフ信号を供給する。サブトランジスタ用ラッチ68は、第1サブトランジスタ62を用いてLED11、11aの光量を増やす際に第1サブトランジスタ62にオン信号を供給する。ギャップ補正データ用ラッチ69は、ギャップGに隣接するLED11aにおいて発光時間の増加させる場合にはオン信号を供給する。

【0052】印字データ切換回路65は、ストローブ信号STRの印字データ用パルス(図6参照)がハイレベルの間はデータを出力し続けるが、ギャップ補正データ用パルス(図6参照)がハイレベルであってもデータを出力しないようになっている。また、印字データ／補正データ切換回路66は、第2メイントランジスタ63および第1サブトランジスタ62の電流通過時間を増加させるデータ信号を出力する補正回路として働く。この切換回路66は、ストローブ信号STRのギャップ補正用パルスの付加によってLED11aの光量を比率1.0:1.1で増加させることができる。

【0053】シリアルデータ信号は、クロック信号CLKに同期して一旦シフトレジスタ70に入力された後、ラッチ信号LA1、LA2、LA3の入力に応じて各ラッチ67～69に取り込まれる。データ信号は、印字させたいドットに対応するLED11、11aを発光させるための印字データ、計測値に基づいてLED11、11aの光量を補正するための補正データ、印字結果の黒すじや白すじを解消すべくチップ両端のLED11aの

光量を補正するための補正データを含んでいる。

【0054】この第3実施例では、第1メイントランジスタ61と第1サブトランジスタ62の電流能力の比は、1.0:0.1(第1基本電流Ia1の電流量を1.0とした場合)に設定される。従って、ギャップGに隣接しないLED11の光量は、相対的に比率1.0または1.1で調整可能である。同様に、第1メイントランジスタ61と第2メイントランジスタ63の電流能力の比は1.0:0.9に設定される。従って、ギャップGに隣接するLED11aに接続された第2メイントランジスタ63および第1サブトランジスタ62では、他のLED11に接続された第1メイントランジスタ61および第1サブトランジスタ62よりも比率0.1で通過電流量が小さく設定され、これによって、ギャップGに隣接するLED11aの光量は、相対的に0.9または1.0で調整可能となる。ギャップGに隣接するLED11aに対してのみ設定された2つのギャップ補正用パルスによる発光をオンオフすれば、ギャップGに隣接するLED11aの光量は、相対的に比率0.9～1.2(0.1刻み)で調整することが可能となる。

【0055】図7は、本発明の第4実施例に係る駆動回路を備えたLEDプリントヘッドの回路構成を示す。この駆動回路80は、ギャップGに隣接しないLED11に流れ込む電流量を設定する第1トランジスタTR1と、ギャップGに隣接するLED11aに流れ込む電流量を設定する第2トランジスタTR2とを備える。第1および第2トランジスタTR1、TR2は、制御回路CCから供給されるデータ信号に基づいてオンオフ制御される。

【0056】第1トランジスタTR1はLED11に第1基本電流Ia1を供給する。第2トランジスタTR2は、第1基本電流Ia1よりも電流値の小さい第2基本電流Ia2をLED11aに供給する。第1および第2トランジスタTR1、TR2は、電源VDDおよびLED11、11a間に介在し、ゲートに印加される電圧に応じて電源VDDからの電流IをLED11、11aに送り込んでいる。

【0057】各トランジスタTR1、TR2にはスイッチ素子81が接続される。このスイッチ素子81は、ゲート電源VGと各トランジスタTR1、TR2のゲートとの間に介在し、トランジスタTR1、TR2のゲートに印加される電圧をスイッチング制御する。

【0058】制御回路CCは、ギャップGに隣接しないLED11に関するスイッチ素子81のスイッチ制御を司るデータ信号を出力する第1印字データ／補正データ切換回路82と、ギャップGに隣接するLED11aに関するスイッチ素子81のスイッチのオンオフを制御するデータ信号を出力する第2印字データ／補正データ切換回路83とを備える。第1、第2印字データ／補正データ切換回路82、83は、供給されたデータをストロ

ープ信号STRのパルス(図8参照)に応じて選択的に出力する。

【0059】両切換回路82、83に供給されるデータは、制御回路CCの印字データ用ラッチ84、第1時間補正データ用ラッチ85および第2時間補正データ用ラッチ86から供給される。印字データ用ラッチ84は、LED11、11aを発光させる際に第1および第2トランジスタTR1、TR2にオン信号を供給し、LED11、11aを発光させない時には、第1および第2トランジスタTR1、TR2にオフ信号を供給する。第1時間補正データ用ラッチ85は、電流通過時間の増加によって各LED11、11aの光量を補正する場合にはオン信号を供給する。第2時間補正データ用ラッチ86は、電流通過時間の増加によってギャップGに隣接するLED11aの光量を補正する場合にはオン信号を供給する。

【0060】第1印字データ／補正データ切換回路82は、ストローブ信号STRの印字データ用パルス(図8参照)がハイレベルの間、印字データ用ラッチ84から出力される印字データを出力し続ける。また、この切換回路82は、第1時間補正用パルスがハイレベルの間、第1時間補正データ用ラッチ85から出力される第1時間補正データを出力し続ける。ただし、切換回路82は、第2、第3時間補正用パルス(図8参照)がハイレベルであってもいずれのデータも出力しない。従って、ギャップGに隣接しないLED11では、第1時間補正用パルスに対応した電流通過時間の増加によって、その光量が相対的に比率1.0:1.1で調整される。

【0061】第2印字データ／補正データ切換回路83は、第2トランジスタTR2の電流通過時間増加させるデータ信号を出力する補正回路として働く。この切換回路83は、ストローブ信号STRの第2、第3時間補正用パルスの付加によってLED11aの光量を他のLED11に比べて比率0.1余分に増加させることができる。

【0062】オン信号およびオフ信号の組合せからなるシリアルなデータ信号は、クロック信号CLKに同期して一旦シフトレジスタ87に入力された後、ラッチ信号LA1、LA2、LA3の入力に応じて各ラッチ84～86に取り込まれる。データ信号は、印字させたいドットに対応するLED11、11aを発光させるための印字データや、計測値に基づいてLED11、11aの光量を補正するための補正データ、印字結果の黒すじや白すじを解消すべくチップ両端のLED11aの光量を補正するための補正データを含んでいる。

【0063】この第4実施例では、第1トランジスタTR1に対する第2トランジスタTR2の電流能力の比、すなわち、第1基本電流Ia1に対する第2基本電流Ia2の電流量は0.9:1.0(第1基本電流Ia1の電流量を1.0とした場合)に設定される。従って、ギ

ヤップGに隣接するLED11aに接続された第1トランジスタTR1では、他のLED11に接続された第2トランジスタTR2よりも比率0.1で通過電流量が小さく設定される。ギャップGに隣接しないLED11の光量は、第1時間補正用パルスを考慮すれば、相対的に比率1.0または1.1で調整可能である。同様に、ギャップGに隣接するLEDの光量は、第1、第2、第3時間補正用パルスを考慮すれば、0.9～1.2(0.1刻み)で調整可能となる。

【発明の効果】以上のように、第1発明によれば、チップを基板に実装する際にチップ間の間隙の誤差に基づいて通常のLED間ピッチと異なるピッチが隣接するチップ間で生じても、調整手段の電流調整によって、再実装をすることなく、印字結果に生じる黒すじや白すじを解消することができる。

一方、チップ端部のLEDに第2サブトランジスタを接続し、他のLEDに接続されたメイントランジスタおよび第1サブトランジスタの組合せによる通過電流量よりも大きい通過電流量を規定するので、チップを基板に実装する際にチップの配列に基づいて通常のLED間ピッチよりも大きなピッチが隣接するチップ間で生じても、LEDの光量を増加させることによって、再実装をすることなく、印字結果に生じる白すじを解消することができる。

【0067】さらにまた、第4発明によれば、チップの端部に位置するLEDに接続されたメイントランジスタおよび第1サブトランジスタの電流通過時間は、他のLEDに接続されたメイントランジスタおよび第1サブトランジスタの組合せによる電流通過時間よりも長く規定されるので、チップを基板に実装する際にチップの配列に基づいて通常のLED間ピッチよりも大きなピッチが隣接するチップ間で生じても、LEDの光量を増加させることによって、再実装をすることなく、印字結果に生

(10)

特開平 8-118722

17

18

じる白すじを解消することができる。

【0068】さらにまた、第5発明によれば、チップの端部に位置するLEDに接続されたメイントランジスタの電流通過時間が、他のLEDに接続されたメイントランジスタによる電流通過時間よりも長く規定されるので、チップを基板に実装する際にチップの配列に基づいて通常のLED間ピッチよりも大きなピッチが隣接するチップ間で生じても、LEDの光量を増加させることによって、再実装をすることなく、印字結果に生じる白すじを解消することができる。

【図面の簡単な説明】

【図1】プリントヘッドの構成を示す概略拡大図である。

【図2】本発明の第1実施例に係る駆動回路の回路構成図である。

【図3】本発明の第2実施例に係る駆動回路の回路構成図である。

【図4】ストローブ信号を示す図である。

【図5】本発明の第3実施例に係る駆動回路の回路構成図である。

【図6】ストローブ信号を示す図である。

【図7】本発明の第4実施例に係る駆動回路の回路構成図である。

【図8】ストローブ信号を示す図である。

【符号の説明】

10a, 10b チップ

11 LED

11a, 11b ギャップに隣接するLED

12 基板

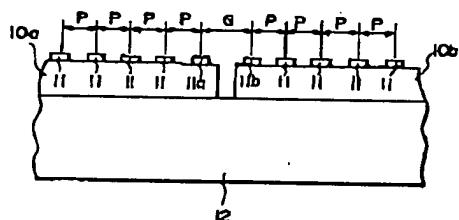
22~24, 42~44 調整手段としてのトランジスタ

66, 83 調整手段としてのデータ切換回路

C ギャップ

P ピッチ

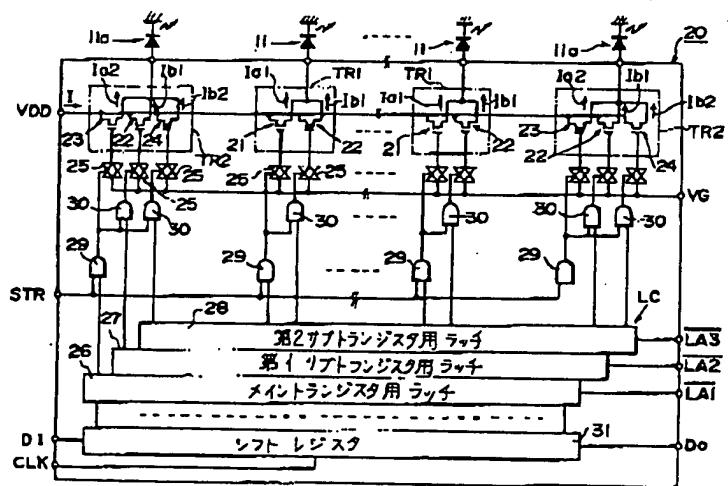
【図1】



【図4】



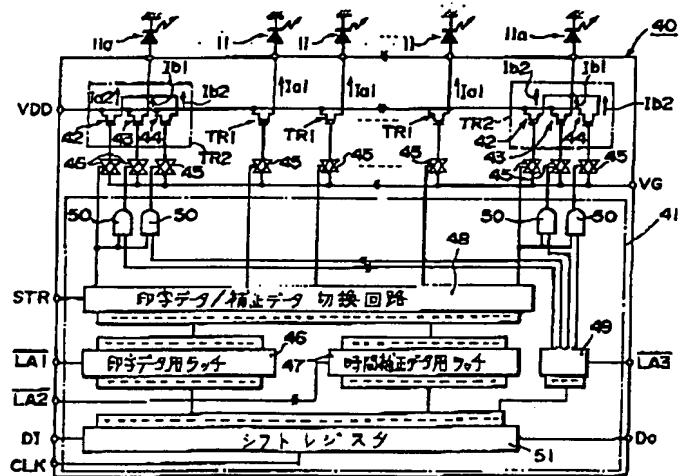
【図2】



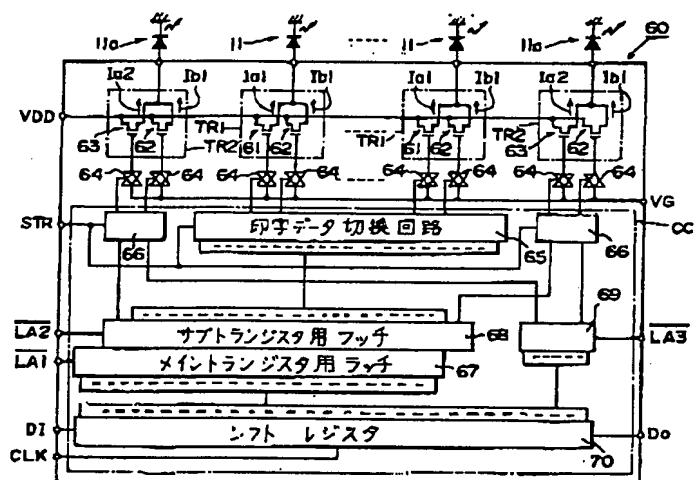
(11)

特湖平 8-118722

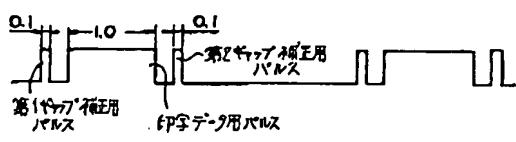
### 【図3】



[图5]



[۶]



[图 8]

[図7]

